

HyperLynx

针对高速电路的设计验证

2000.1

设计验证

由于高速集成电路的使用，大量电子产品的不断出现，信号完整性分析工具就变成了所有 PCB 设计人员的必须工具和手段了。早在设计开发阶段有效地进行信号完整性分析、电磁兼容性 (EMC) 分析和串扰 (Crosstalk) 分析是成功地进行高速 PCB 设计的关键，特别是当集成电路的开关速度和时钟速度的不断加快更是如此。我们的 HyperLynx 解决方案结合了布局布线之前和布局布线之后的信号完整性、电磁兼容性 (EMC) 和串扰 (Crosstalk) 分析，从根本上解决了在设计阶段早期出现的问题，可以做到减少：

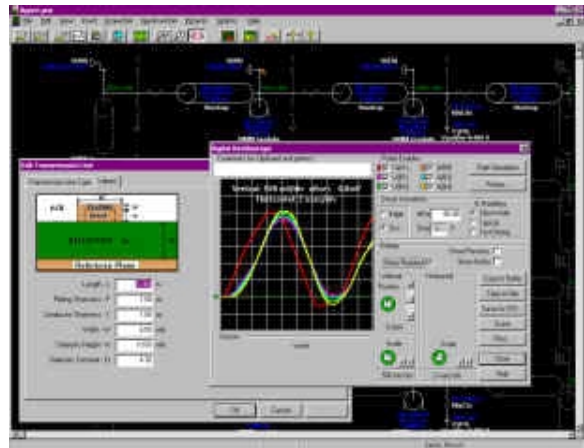
- 产品推向市场的时间和开销
- 由于传输线延时、过冲/下冲和振荡对电路板产生的影响
- 辐射的发射 (EMI) 和昂贵费时的电磁兼容性 (EMC) 测试过程
- 减少解决从不希望发生的在导线之间的产生串扰的时间

采用 HyperLynx，你能够解决在整个设计周期中高速 PCB 的问题，早在设计过程的初试阶段进行分析，并在后面的设计过程中不断验证。重要的是在设计阶段的初期解决这些问题，这时候所需要花费的开销最小，并且最有效。

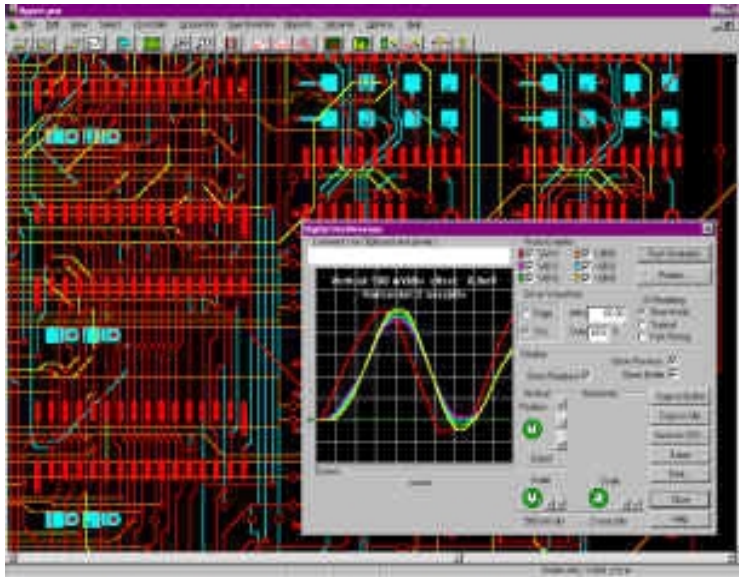
布局布线前的信号完整性模拟仿真

布局布线之前进行分析，等于缩短了设计的周期，并且节约了开销。HyperLynx 的布局布线前仿真分析将可以尽可能早地诊断出可能的信号完整性问题，以便你能够约束和指导布线过程、板子的各种参数要求、设置更加有效的时钟连接回路、选择希望的元器件速度，在板子没有布线之前设置最佳的网络端点。这将使得你在第一时间内得到正确的设计。

- 选择导线的模型，并且设置你的各层的参数设置和材料特性，进行“如果这样——则怎样”的分析。
- 快速地进行复杂的互连设定，包括集成电路、传输线、连接器和无源器件等。
- 在一个容易理解的显示窗口中，显示仿真的信号波形，所以你能够尽可能早地验证结果。
- 允许你用不同的板层结构进行实验，并且自动计算其阻抗。
- 端点向导 (Terminator Wizard) 可以对不同网络的终端进行设置，并且推荐最佳设计策略。
- 为传输线 SPICE 模型提供最容易被人接受的按钮式操作。



布线后信号完整性模拟仿真



在得到原理样机之前进行设计的修改要比生产制造之后进行修改所需要的花费小的很多。通过对布局布线前和布局布线后设计所进行的模拟仿真分析比较可以发现，布局布线后的模拟仿真将节约大量的时间经费开销。

- 通过用不同的板层进行模拟仿真，并且自动计算出阻抗值，以便确定最佳板层设计方案。
- 端点向导 (Terminator Wizard) 可以推荐最佳的端点数值，从而避免了冗长乏味的手工计算可能出现的错误。
- 对于新添加的端点元件，提供了实时的“如果这样——则怎样的”分析。
- 对于各个网络线段，自动地建立复杂的板子上导线精确的阻抗模型。
- 板子向导 (Board Wizard) 以批处理方式自动地扫描大量的网络，产生报告文件，并且对发生信号完整性和电磁兼容性问题的地方进行标识。
- 允许你对各个网络设置最大/最小延时和过冲/下冲的限制。
- 提供建立传输线 SPICE 模型的按钮式操作方式。

SPICE Writer

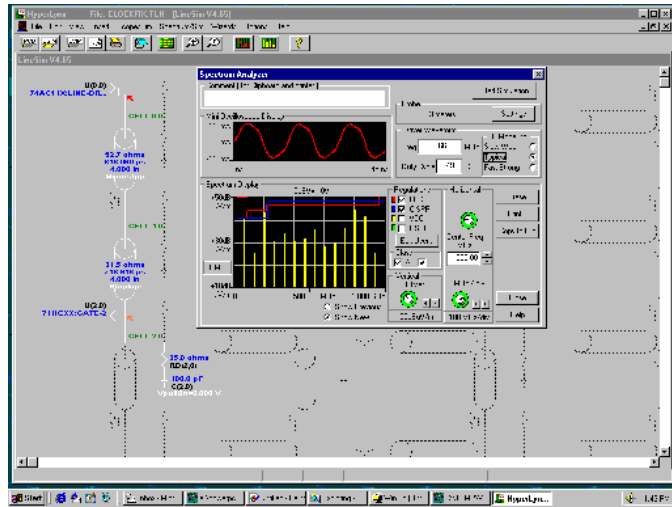
有时候，你需要将仿真分析转移到 SPICE 中去，进行附加的分析，SPICE Writer 自动地从 PCB 布局/布线中去提取详细的物理信息，然后将这些信息转变成电性能数据(包括耦合)，并且将其编写为 SPICE 网表 (Netlist)。使用这些传输线模型再结合你的 SPICE 模型在 SPICE 中就可以对 PCB 板进行混合信号仿真及波形转换。

使用这些传输线模型，并结合你的 SPICE 模型，在 SPICE 中(集成电路的子电路)将仿真分析具有混合信号的电路板及其开关波形。

- (在布局布线前)对具有标准的 SPICE 无损“T”元素耦合网络模型，提供了网表输出。
- (在布局布线后)对具有 HSPICE 有损“W”元素非耦合网络模型，提供了网表输出。
- 允许用 RF 频率进行模拟仿真。
- 计算地线的波动。
- 提供了全面的 SPICE 图形化方式。

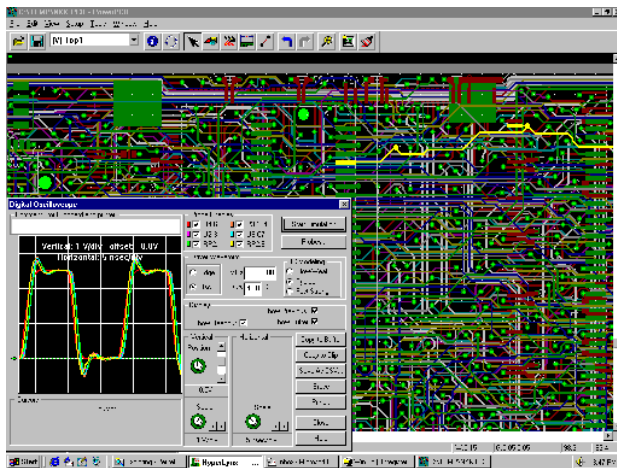
布局布线前的电磁兼容性(EMC)分析

几乎所有的公司，其设计的 PCB 都与电磁兼容性的问题有关。但是，只有很少的公司有预算、花时间，并且采用专门的技术，投资解决具体的辐射发射仿真分析。在设计过程的早期发现并解决潜在的电磁兼容性 (EMC) 问题，所花费的开销要比在原理样机阶段少很多。电磁兼容性 (EMC) 分析对于绝大多数电磁兼容性(EMC) 问题的根本所在，提供了非常重要的分析，例如在 PCB 上某些关键网络的额外能量问题。



- 频谱分析仪 (Spectrum Analyzer) 能够从布局布线前网络的拓扑结构中预测辐射的发射。
- 允许你选择电流探针 (Current probes) 或天线探针 (Antenna probes) 捕获到额外的转换能量，这可能引起差分方式的辐射发射。
- 在各个频率范围内将预测的辐射程度与政府或用户定义的限制进行比较。

布局布线后的电磁兼容性(EMC)分析



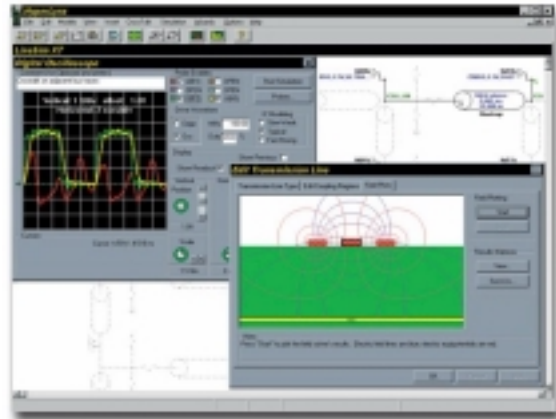
HyperLynx 的电磁兼容性(EMC) 分析方法是独特，因为它除了 PCB 导线以外，还可以预测来自元件导线的辐射程度。这将能够提供更加全面和精确的分析结果，因为元件的封装自己也能够产生非常严重的辐射。在原理样机之前解决电磁干扰 (EMI) 问题比在 PCB 上直接进行信号完整性分析是具有重大的意义，对于解决电磁干扰(EMI)问题的标准方法来看，这将花费很少的时间和成本。

- 对于板上网络的各个线段预测辐射的发射。
- 在频域中显示结果，以便你能够很容易地发现干扰频率波段。
- 不需要输入有关元件封装的模型信息。
- 允许你很容易地查明关键的网络，极大的减少电磁兼容性 (EMC) 测试次数。
- 内部含有 FCC、CISPR 和 VCCI 验证标准。

布局布线前的串扰(Crosstalk)分析

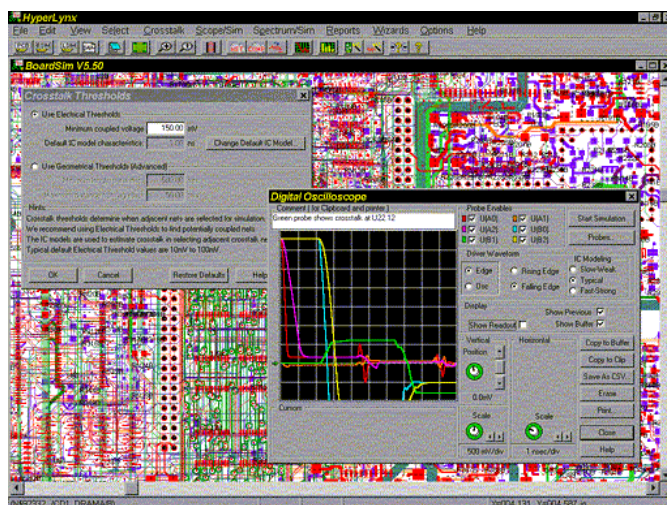
布局布线前的串扰 (Crosstalk) 分析将分析在布局布线之前耦合导线之间的串扰 (Crosstalk) 情况。在原理图输入和布局布线之前，了解物理实现中的串扰 (Crosstalk) 作用将帮助你最大限度地降低成本，并且减少设计反复的时间。

- 精确地预测任何导线和集成电路布局的串扰 (Crosstalk) 波形，包括正向和反向的作用。
- 正确地仿真包括短线和长线的串扰 (Crosstalk)。
- 产生简要的各个导线阻抗、信号传输延时以及电容和电感的耦合矩阵的总结
- 提供全面的差分对分析，以便达到理想的差分阻抗，仿真差分信号，包括互对串扰效果。
- 对于差分 and 共模方式，分别提供最佳的差分对端点信号元件和端点信号元件。



布局布线后的串扰(Crosstalk)分析

布局布线后的串扰(Crosstalk) 分析将可以发现来自板子上的一根导线信号完整性问题影响另一根导线的信号质量问题。



与其它的串扰 (Crosstalk) 分析工具不同，你可以基于电性能或几何信息确定问题。也许你并不认为你的分析可以单独采用几何约束的方式，但是，这将给你一个发现问题更加先进的方式。

- 甚至于在 IC 模型得到之前，快速地产生精确的串扰 (Crosstalk) 强度报告。
- 基于你定义的阈值 (Thresholds)，几分钟内产生整个板子的结果报告。
- 报告将显示哪些网络将最有可能受到过分的串扰 (Crosstalk)，需要进一步仿真分析。
- 允许你选择指定的网络运行分析，缩短仿真的时间，并且更容易得到结果。
- 以交互的或批处理方式运行分析。
- 在示波器中显示仿真结果——就象在实验室中实际查看板子一样。

为了满足用户日益增长的既需要有强大的功能，又需要有易于使用的验证工具的需求，我们开发了一系列的信号完整性仿真软件。HyperLynx所包含的各项功能完全能够解决你每天面对的高速电路设计问题，使你能够集中精力在你的产品的设计和进度安排上，而不是将大量的设计时间花费在学习复杂的专业工具的使用上。

模型支持

我们工业界先进的模型支持允许你更快地进行仿真。超过 7,000 多个元件模型库，包括 IC、铁素体珠 (ferrite bead) 和连接器 (Connector) 模型；免费从网页上下载新的模型。。当元件供应商没有提供模型时，一个非常容易使用的 IBIS Wizard 将根据数据手册的信息，建立 IBIS 模型。Visual IBIS Editor 将使你图形化的查看和编辑 IBIS 模型文件，它们是一些难于解释的 ASCII 字符。可靠的、基本的技术模型将保证你的仿真和你的项目能够顺利地进行，而不需要等待 IBIS 模型，或者数据手册信息的限制。你可以在几分钟内建立数据手册的模型，立刻进行仿真分析。

PADS Software 提供了一个完整的工业界具有领导地位全面解决方案，包括原理图输入、元件信息管理、PCB和高级封装的设计、设计验证、制造分析和 CAM 前处理软件和工具。这些产品为你复杂的产品和高速印制电路板设计提供了高级的设计环境。

.HyperLynx 兼容的PCB设计系统:

Cadence Design Systems
Mentor Graphics/VeriBest
PADS Software
Protel/ACCEL
ULTimate
Yokogawa
Zuken-Redac

运行平台和操作系统

- **操作系统** – 基于 Intel 的 Windows NT 4.0/Windows 98/Windows 2000 系统和 Windows NT 网络操作系统。
- **内存需求** – 最少 64MB，建议 128 MB或更大。
- **PC 硬件** –最少 Pentium CPU，建议更高速的 CPU。

PADS Software—复杂电子系统设计、验证和制造互连解决方案。